Attorney's Docket No.: 12732-207001 / US6910

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Hajime Kimura et al. Art Unit: Unknown Serial No.: New Application Examiner: Unknown

Filed : January 14, 2004

Title : A CURRENT SOURCE CIRCUIT, A SIGNAL LINE DRIVER CIRCUIT AND A

DRIVING METHOD THEREOF AND A LIGHT EMITTING DEVICE

Commissioner for Patents P.O. Box 1450 Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicants hereby confirms their claim of priority under 35 USC §119 from the following application:

Japan Application No. 2003-010427 filed January 17, 2003

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: January 14, 2004

ohn F. Hayden

Reg. No. 37,640

Customer No. 26171

Fish & Richardson P.C. 1425 K Street, N.W., 11th Floor Washington, DC 20005-3500 Telephone: (202) 783-5070

Facsimile: (202) 783-3070

40197895.doc



日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2003年 1月17日

出 願 番 号 Application Number:

特願2003-010427

[ST. 10/C]:

[JP2003-010427]

出 願 人
Applicant(s):

株式会社半導体エネルギー研究所

a

2003年12月 2日

特許庁長官 Commissioner, Japan Patent Office 今井康





【書類名】

特許願

【整理番号】

P006910

【提出日】

平成15年 1月17日

【あて先】

特許庁長官 殿

【発明者】

【住所又は居所】

神奈川県厚木市長谷398番地 株式会社半導体エネル

ギー研究所内

【氏名】

木村 肇

【発明者】

【住所又は居所】

神奈川県厚木市長谷398番地 株式会社半導体エネル

ギー研究所内

【氏名】

小山 潤

【特許出願人】

【識別番号】

000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】

山崎 舜平

【手数料の表示】

【予納台帳番号】

002543

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要

1/



【書類名】明細書

【発明の名称】 電流源回路、信号線駆動回路及びその駆動方法並びに発光装置【特許請求の範囲】

【請求項1】

外部から入力される設定信号により出力電流値を制御可能な複数の電流源が備えられ、

出力線と、前記複数の電流源との間には、前記出力線と前記複数の電流源との電気的な接続を切り換え可能な切り換え手段を有することを特徴とする電流源回路

【請求項2】

外部から入力される設定信号により出力電流値を制御可能な複数の一対の電流源 が備えられ、

出力線と、前記複数ある一対の電流源との間には、前記出力線と前記複数の電流源との電気的な接続を切り換えることが可能な切り換え手段を有することを特徴とする電流源回路。

【請求項3】

外部から入力される設定信号により出力電流値を制御可能な複数の電流源と、シフトレジスタと、第1のラッチ回路と、第2のラッチ回路とを有する信号線駆動回路であって、

信号線と、前記複数の電流源との間には、前記信号線と前記複数の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記設定信号は前記シフトレジスタに基づいて設定されることを特徴とする信号 線駆動回路。

【請求項4】

外部から入力される設定信号により出力電流値を制御可能な複数の電流源と、シフトレジスタと、第1のラッチ回路と、第2のラッチ回路と、前記複数の電流源に設けられたスイッチと、を有する信号線駆動回路であって、

信号線と、前記複数の電流源との間には、前記信号線と前記複数の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、



前記設定信号は前記シフトレジスタに基づいて設定され、

前記スイッチは前記第2のラッチ回路からの信号により制御されることを特徴と する信号線駆動回路。

【請求項5】

外部から入力される設定信号により出力電流値を制御可能な複数の電流源と、シフトレジスタと、第1のラッチ回路と、第2のラッチ回路と、前記複数の電流源に設けられたスイッチと、を有する信号線駆動回路であって、

信号線と、前記複数の電流源との間には、前記信号線と前記複数の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記設定信号は第2のラッチ回路に基づいて設定されることを特徴とする信号線 駆動回路。

【請求項6】

外部から入力される設定信号により出力電流値を制御可能な複数の電流源と、シフトレジスタと、第1のラッチ回路と、第2のラッチ回路と、前記複数の電流源に設けられたスイッチと、を有する信号線駆動回路であって、

信号線と、前記複数の電流源との間には、前記信号線と前記複数の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記設定信号は第2のラッチ回路に基づいて設定され、

前記スイッチは前記第2のラッチ回路からの信号により制御されることを特徴と する信号線駆動回路。

【請求項7】

外部から入力される設定信号により出力電流値を制御可能な複数の電流源と、第 1のシフトレジスタと、第2のシフトレジスタと、第1のラッチ回路と、第2の ラッチ回路とを有する信号線駆動回路であって、

信号線と、前記複数の電流源との間には、前記信号線と前記複数の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記設定信号は前記第1のシフトレジスタに基づいて設定されることを特徴とする信号線駆動回路。

【請求項8】

3/



外部から入力される設定信号により出力電流値を制御可能な複数の電流源と、第 1のシフトレジスタと、第2のシフトレジスタと、第1のラッチ回路と、第2の ラッチ回路と、前記複数の電流源に設けられたスイッチと、を有する信号線駆動 回路であって、

信号線と、前記複数の電流源との間には、前記信号線と前記複数の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記設定信号は前記第1のシフトレジスタに基づいて設定され、

前記スイッチは前記第2のラッチ回路からの信号により制御されることを特徴とする信号線駆動回路。

【請求項9】

外部から入力される設定信号により出力電流値を制御可能な複数の第1及び第2 の電流源と、シフトレジスタと、

前記第1の電流源を有する第1のラッチ回路と、

前記第2の電流源を有する第2のラッチ回路と、を有する信号線駆動回路であって、

信号線と、前記複数の第1及び第2の電流源との間には、前記信号線と前記複数の第1及び第2の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記第1の電流源へ入力される設定信号は、前記シフトレジスタからのに基づいて設定され、

前記第2の電流源へ入力される設定信号は、前記第1の電流源で設定された電流 に基づいて設定されることを特徴とする信号線駆動回路。

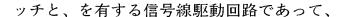
【請求項10】

外部から入力される設定信号により出力電流値を制御可能な複数の第1及び第2 の電流源と、シフトレジスタと、

前記第1の電流源を有する第1のラッチ回路と、

前記第2の電流源を有する第2のラッチ回路と、

前記第1のラッチ回路と前記第2のラッチ回路との間に設けられた第1のスイッチと、前記第2のラッチ回路と前記切り換え手段との間に設けられた第2のスイ



信号線と、前記複数の第1及び第2の電流源との間には、前記信号線と前記複数の第1及び第2の電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記第1の電流源へ入力される設定信号は、前記シフトレジスタからのに基づいて設定され、

前記第2の電流源へ入力される設定信号は、前記第1の電流源で設定された電流 に基づいて設定され、

前記第1及び第2のスイッチは前記第2のラッチ回路からの信号により制御されることを特徴とする信号線駆動回路。

【請求項11】

外部から入力される設定信号により出力電流値を制御可能な複数の一対の電流源と、シフトレジスタと、前記一対の電流源を含むラッチ回路とを有する信号線駆動回路であって、

信号線と、前記複数の一対の電流源との間には、前記信号線と前記複数の一対の 電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記一対の電流源へ入力される設定信号は、前記シフトレジスタからのに基づいて設定されることを特徴とする信号線駆動回路。

【請求項12】

外部から入力される設定信号により出力電流値を制御可能な複数の一対の電流源と、シフトレジスタと、前記一対の電流源と第1及び第2のスイッチとを含むラッチ回路とを有する信号線駆動回路であって、

信号線と、前記複数の一対の電流源との間には、前記信号線と前記複数の一対の 電流源との電気的な接続を切り換えることが可能な切り換え手段を有し、

前記一対の電流源へ入力される設定信号は、前記シフトレジスタからのに基づいて設定され、

前記第1及び第2のスイッチはラッチパルスにより制御されることを特徴とする 信号線駆動回路。

【請求項13】

請求項3乃至12のいずれか一において、前記切り換え手段は複数のアナログスイッチを有し、前記電流源は前記アナログスイッチを介して前記信号線と接続されることを特徴とする信号線駆動回路。

【請求項14】

請求項3乃至13のいずれか一において、前記切り換え手段は前記信号線ごとに3つのアナログスイッチを有し、前記3つのアナログスイッチはそれぞれ異なる前記電流源と接続されることを特徴とする信号線駆動回路。

【請求項15】

請求項3乃至13のいずれか一において、前記切り換え手段は複数のアナログスイッチからなるアナログスイッチ群と、複数の前記電流源からなる電流源回路群とを有することを特徴とする信号線駆動回路。

【請求項16】

請求項3乃至15のいずれか一に記載の信号線駆動回路を有する発光装置。

【請求項17】

請求項3乃至15のいずれか一に記載の信号線駆動回路を二つと、画素部とを有する発光装置であって、

前記二つの信号線駆動回路は、それぞれ有する電流源から供給される電流の差分 を前記画素部へ入力する機能を有することを特徴とする発光装置。

【請求項18】

請求項3乃至15のいずれか一に記載の信号線駆動回路と、画素部とを有する発 光装置であって、

前記画素部は複数の前記信号線と、複数の走査線とがマトリックス状に配列され 、前記信号線と前記走査線との交点に発光素子を有し、

前記信号線からの電流を制御するスイッチング用トランジスタと、

前記発光素子に流れる電流を制御する電流制御用トランジスタと、を有することを特徴とする発光装置。

【請求項19】

複数の電流源を有する電流源回路と、前記複数の電流源の電流を設定する手段と 、前記設定された電流が流れる複数の信号線と、前記信号線と前記電流源との間 に設けられた切り換え手段と、を有する信号線駆動回路の駆動方法であって、 前記切り換え手段は一定期間ごとに前記信号線と前記電流源回路と接続を切り換 えることを特徴とすることを特徴とする信号線駆動回路の駆動方法。

【請求項20】

請求項19において、前記信号線へ入力されるビデオ信号の同期タイミングに対応する単位フレーム期間内に前記一定期間が設けられることを特徴とする信号線 駆動回路の駆動方法。

【請求項21】

請求項19において、前記信号線へ入力されるビデオ信号の同期タイミングに対応する単位フレーム期間は、書き込み期間を有し、前記一定期間は書き込み期間と重ならないように設けられることを特徴とする信号線駆動回路の駆動方法。

【請求項22】

請求項19において、前記信号線へ入力されるビデオ信号の同期タイミングに対応する単位フレーム期間はm(mは2以上の自然数)個のサブフレーム期間SF1、SF2、…、SFmを有し、

前記サブフレーム期間に前記一定期間が設けられることを特徴とする信号線駆動 回路の駆動方法。

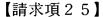
【請求項23】

請求項19において、前記信号線へ入力されるビデオ信号の同期タイミングに対応する単位フレーム期間はm(mは2以上の自然数)個のサブフレーム期間SF1、SF2、…、SFmを有し、前記m個のサブフレーム期間SF1、SF2、…SFmは、それぞれ書き込み期間Ta1、Ta2、…、Tamと表示期間Ts1、Ts2、…、Tsmとを有し、

前記表示期間内に前記一定期間が設けられることを特徴とする信号線駆動回路の 駆動方法。

【請求項24】

請求項19乃至23のいずれか一において、前記一定期間では前記複数の電流源の電流を設定する手段により設定動作を行う期間が設けられることを特徴とする信号線駆動回路の駆動方法。



請求項24において、前記一定期間において、前記信号線と前記電流源との電気 的な接続を切り換える動作と、前記設定動作とが重ならないように設けることを 特徴とする信号線駆動回路の駆動方法。

【請求項26】

請求項25において、前記一定期間において、前記信号線と前記電流源との電気的な接続を切り換える動作は、前記設定動作より後に設けられることを特徴とする信号線駆動回路の駆動方法。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$

【発明の属する技術分野】

本発明は、定電流を供給する電流源に関し、電流源を有する電流源回路に関する。また本発明は電流源回路を備えた信号線駆動回路に関し、信号線駆動回路を備えた発光装置に関する。そして、電流源回路又は信号線駆動回路の駆動方法に関する。

[0002]

【従来の技術】

近年、自発光素子を用いた発光装置の研究開発が進められ、次世代ディスプレイとして大きく注目されている。この自発光素子は、陽極と陰極との間に有機化合物を含む層が挟まれた素子構造を有している。

[0003]

ところで、自発光素子を用いた発光装置に多階調の画像を表示するときの駆動 方法の一つとして、電流入力方式が挙げられる。この電流入力方式は、信号とし て電流値形式のデータを自発光素子へ書き込むことにより、輝度を制御する方式 である。そして輝度は、自発光素子へ供給される電流(以下、単に信号電流と記 載する)に比例するため、信号電流を正確に自発光素子へ供給する必要がある。 しかし、信号電流を供給する電流源を構成する能動素子(具体的にはトランジス タ)の特性がばらつくため、正確な信号電流を自発光素子へ入力することが難し かった。



電流入力方式による駆動方法として、薄膜トランジスタ(TFT)やOLEDの特性バラツキからくる輝度の不均一性を課題とし、OLEDにポリシリコントランジスタを使用した電流指定AM駆動画素回路とリセット機能付きDAC回路を設ける構成を提案している。そして、チャネル長を長くすること等が記載されている(非特許文献 1 参照)。

[0005]

【非特許文献1】

服部励治、他3名、「信学技報」、ED2001-8、電流指定型ポリシリコンTFTアクティブマトリクス駆動有機LEDディスプレイの回路シミュレーション、p. 7

[0006]

【発明が解決しようとする課題】

しかし、上記論文において、電流源のバラツキを小さくする構成は、様々な条件を満たす必要があった。またトランジスタは、製造過程における積層された半導体膜やゲート絶縁膜の膜厚の不均一性や膜のパターニング精度等に起因して素子特性がバラツき、更にポリシリコントランジスタは、結晶成長方向や結晶粒界における欠陥の結晶性がばらつくため、チャネル長を長くするだけでは不十分であった。

[0007]

そこで本発明は、トランジスタ、特にポリシリコントランジスタ特性のバラツキを考慮し、その特性のバラツキに左右されない電流源を有する電流源回路を提供することを目的とする。また本発明は、電流源回路を有する信号線駆動回路及びその駆動方法、並びに信号線駆動回路を備えた発光装置を提供することを目的とする。

[0008]

【課題を解決するための手段】

上記目的を達成するために、本発明は、各配線(出力線、具体的には信号線等)に配置された複数の電流源を有する電流源回路から供給される信号電流の値(

出力電流値)を、リファレンス用定電流源(外部から入力)を用いて、所定の信号電流を供給するように設定し、更に信号電流が出力される配線(以下、単に出力線という)と電流源との電気的な接続をある期間(一定期間)ごとに切り換えることを特徴とする。

[0009]

具体的には本発明の電流源回路は、電流源から供給される信号電流の値を設定する手段と、出力線と電流源との電気的な接続をある期間ごとに切り換える手段と、を有することを特徴とする。

[0010]

本発明により、信号電流の設定(プログラミングともいう)によりバラツキが 低減され、更に切り換えることにより多少のバラツキが生じた場合であっても、 バラツキを平均化させ、信号電流のバラツキの影響をなくすことを特徴とする。

$[0\ 0\ 1\ 1]$

また、出力線と電流源との電気的な接続とは、物理的に接続されているのではなく、出力線と電流源とが導通状態となっていることを言う。すなわち、出力線と電流源との間に配置されているトランジスタが導通状態となっているとき、出力線と電流源とは電気的に接続されているという。従って、出力線と複数の電流源とがトランジスタ等を介して接続されており、このトランジスタが導通状態となっている電流源のみが出力線と電気的に接続されていることになる。

[0012]

本発明の電流源から供給される信号電流の値を設定する手段及び電流源回路、出力線と電流源との電気的な接続をある期間ごとに切り換え手段(以下、単に切り換え回路という)を、図1、2を用いて説明する。なお図1、2は、m列目から(m+2)列目の出力線 L_m 、 $L_{(m+1)}$ 、 $L_{(m+2)}$ の周辺の電流源回路を示す。また図1、2は、切り換え回路を、模式的に複数の端子と、その端子を選択するスイッチ(sw)で示している。

[0013]

図1(A)において、電流源回路100は、電流源 C_n 、 $C_{(n+1)}$ 、 $C_{(n+2)}$ と、切り換え回路115とを有し、電流源 C_n 、 $C_{(n+1)}$ 、 $C_{(n+2)}$ は切り換え回路

115を介して出力線 L_m 、 $L_{(m+1)}$ 、 $L_{(m+2)}$ と接続されている。また、電流源 C_n 、 $C_{(n+1)}$ 、 $C_{(n+2)}$ は、リファレンス用定電流源 110 と接続されている。 なお、リファレンス用定電流源 110 は、基板上に回路と一体形成してもよいし、基板の外部から I C 等を用いて一定の電流を入力してもよい。

[0014]

[0015]

図1 (B) には、(A) と切り換え回路の接続が異なる場合を示す。図1 (B) の切り換え回路は、3つの電流源と、3つの出力線とをセットにして切り換える接続構成である。

[0016]

このように本発明の切り換え回路は、接続構成は限定されず、電流源と出力線とを切り換える機能を有していればよい。

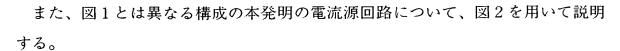
$[0\ 0\ 1\ 7]$

またこのように切り換え手段は、リファレンス回路にも適応することができる。すなわち、リファレンスとなる電流源を切り換えることにより、更に信号電流、つまり設定電流のバラツキを低減することができる。

[0018]

図1に示す本発明では、このような電流源から出力される信号電流の値を設定する手段と、切り換え回路により、人間の目で認識できる信号電流のバラツキをほぼ完全に除去することができる。よって、本発明の電流源回路により、発光装置の表示ムラをほぼ完全に解消することができる。

[0019]



[0020]

図 2 において、図 1 と異なる点は、電流源回路 1 2 0 には、出力線ごとに複数の電流源が設けられ、それら電流源は制御線と接続している構成である。ここでは仮に 2 つの電流源(第 1 の電流源 C_n 、 $C_{(n+1)}$ 、 $C_{(n+2)}$ 及び第 2 の電流源 C_n 、 $C_{(n+1)}$ 、 $C_{(n+2)}$ 0 で第 2 の電流源 C_n 、 $C_{(n+2)}$ 0 を有するとする。

[0021]

出力線ごとに第1の電流源及び第2の電流源を設けることより、電流源は設定信号に基づいて信号電流を設定する設定動作と、切り換え回路を介して設定電流を電流源から出力線へ供給する出力動作と、を互いに行うことにより、出力線ごとの設定動作及び入力動作を同時に行える。またこのように設定動作及び出力動作を互いに行うことにより、時間をかけて設定動作を行うことができる。なお、第1の電流源及び第2の電流源が、設定動作又は出力動作のどちらを行うかは制御線からの信号により制御される。

[0022]

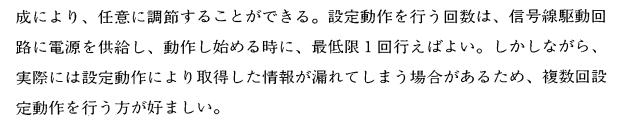
もちろん図2に示す切り換え回路に、図1 (B) の切り換え回路の接続を適応 しても構わない。またリファレンス回路に、本発明の切り換え回路を適応しても よい。

[0023]

図2に示す本発明では、時間をかけて電流源から出力される信号電流の値を正確に設定することができ、更に切り換え回路を有する電流源回路により、人間の目で認識できる信号電流のバラツキをほぼ完全に除去することができる。よって、本発明の電流源回路により、発光装置の表示ムラをほぼ完全に解消することができる。

[0024]

なお本発明における設定動作は任意の時間、任意のタイミングで、任意の回数だけ行えばよい。どのようなタイミングで設定動作を行うかは、画素構成(画素に配置された電流源回路)や、信号線駆動回路に配置された電流源回路などの構



[0025]

設定動作は、ビデオ信号を用いて1列目から最終列目のうち任意の列に配置された電流源を指定し、任意の期間で行うことができる。すると、複数列に配置された電流源のうち、設定動作が必要な電流源を指定することが可能となり、指定された電流源に対して時間をかけて設定動作を行うことができる。その結果、正確な設定動作を行うことができる。

[0026]

また1列目から最終列目までの電流源に対して、順に設定動作を行ってもよい。このとき、1列目から順に設定動作を行うのではなく、ランダムに行うと好ましい。すると、電流源への設定動作を行う時間の長さが自由に、また長くとることができる。例えば、1フレーム期間中に設定動作を行う場合、1列分の電流源の設定動作を1フレームかけて行うことができる。また電流源内に配置された容量素子における電荷の漏れの影響を目立たなくすることができる。

[0027]

図1及び図2では、ビデオ信号に比例した信号電流を出力線へ供給する場合を述べたが、出力線と異なる配線に設定電流を供給してもよい。

[0028]

切り換え回路は図11示す機能を有する回路であればよい。図11(A)に示すように、切り換え回路が有する信号入力線A(1)とA(1)b、A(1+1)とA(1+1)b、A(1+2)とA(1+2)bとには、それぞれ反転信号が入力され、順に選択される。このとき、選択された信号入力線に接続されているそれぞれのアナログスイッチ等がオンとなり、このオンとなるアナログスイッチと接続されている電流源と出力線とが電気的に接続される。

[0029]

そして図11(B)は、選択される信号入力線に基づいて、各出力線Lm、L(

(n+1)、(n+2)と各電流源(n-1)、(n+1)、(n+2)、(n+2)0、(n+3)0の接続が切り換わる状態を示す。

[0030]

まず、信号入力線A(1)とA(1) b が選択されるとき、出力線 L_m は電流源 $C_{(n-1)}$ と電気的に接続され、出力線 $L_{(m+1)}$ は電流源 C_n と電気的に接続され、出力線 $L_{(m+2)}$ は $C_{(n+1)}$ と電気的に接続される。

[0031]

次に、信号入力線A(l+1)とA(l+1) b が選択されるとき、出力線 L mは電流源 C_n と電気的に接続され、出力線 $L_{(m+1)}$ は電流源 $C_{(n+1)}$ と電気的に接続され、出力線 $L_{(m+2)}$ は $C_{(n+2)}$ と電気的に接続される。

[0032]

そして次に、信号入力線A(1+2)とA(1+2) b が選択されるとき、信号入力線 L_m は電流源 $C_{(n+1)}$ と電気的に接続され、信号入力線 $L_{(m+1)}$ は電流源 $C_{(n+2)}$ と電気的に接続され、信号入力線 $L_{(m+2)}$ は $C_{(n+3)}$ と電気的に接続される。

[0033]

本発明の切り換え回路により出力線と電流源との接続が切り換わるため、電流源を構成するトランジスタ、特にポリシリコントランジスタの特性のバラツキの影響を制御することができる。すなわち、例え信号電流の値がばらついても、信号電流を供給する出力線が順に切り換わるため、時間的に平均化され、人間の目には均一に見えるようになる。

[0034]

なお、本発明の電流源回路の構成は、信号線駆動回路やその他の回路に適応することが可能である。また本発明は線順次駆動でなくとも、点順次駆動の場合にも用いることができる。

[0035]

また本発明は、1ビット又は複数ビットのデジタル階調表示を行う場合に用いることができる。

[0036]

なお本発明の特徴は、信号電流のバラツキを低減することであり、トランジスタとして薄膜トランジスタ以外に、単結晶を用いたトランジスタ、SOIを用いたトランジスタ又は有機トランジスタを適用することができる。

[0037]

【発明の実施の形態】

以下に、本発明の実施の形態を図面に基づいて説明する。なお、実施の形態を 説明するための全図において、同一部分又は同一機能を有する部分には同一の符 号を付し、その繰り返しの説明は省略する。

[0038]

(実施の形態1)

本実施の形態では、図1及び図2で説明した電流源の回路構成について説明する。

[0039]

図3は、一つの電流源を示し、(a)は設定信号と接続され、(b)はリファレンス用定電流源(定電流源)110と接続され、(c)は切り換え回路と接続される。そして電流源の等価回路図の具体例を、図3(A)から(E)に示す。

$[0\ 0\ 4\ 0]$

図3 (A) では、スイッチ:sw301、sw302、sw303と、トランジスタ305 (nチャネル型) と、該トランジスタ305のゲート・ソース間電圧VGSを保持する容量素子309とを有する回路が電流源に相当する。なお、容量素子309はトランジスタのゲート容量等で代用してもよい。

[0041]

図3 (A) に示す電流源は、(a) より設定信号が入力されsw302、sw303がオンとなる。そうすると、(b) より定電流源110から電流が供給され、供給される電流がトランジスタ305のドレイン電流と等しくなるまで、容量素子309には電荷が保持される。またトランジスタ305を飽和領域で動作するように設定しておけば、ソース・ドレイン間電圧が変化しても発光素子へ一定の電流を供給することができる。

[0042]

次いで、(a)よりsw302、sw303をオフとする信号を入力すると、インバータにより反転信号が入力されるsw301はオンとなる。そして、容量素子309に信号電流が保持されているため、トランジスタ305は、信号電流を流す機能を有する。そして、切り換え回路によりある出力線が選択され、(c)を介して電流源から選択された出力線へ信号電流が供給される。

[0043]

このとき、トランジスタ305のゲート電圧は、容量素子309により所定のゲート電圧に維持されているため、トランジスタ305のドレイン領域には信号電流に応じたドレイン電流が流れる。このようにして、信号電流を設定し(設定電流)、更に切り換え回路により設定電流が供給される出力線がある期間ごとに切り換わる。

[0044]

なおsw302及びsw303の接続は設定信号から制御されている接続であればよく、図3(A)に示す構成に限定されない。

[0045]

図3 (B) では、スイッチ:sw311、sw312と、トランジスタ315 (nチャネル型) と、該トランジスタ315のゲート・ソース間電圧VGSを保持する容量素子319と、トランジスタ316 (nチャネル型) とを有する回路が電流源に相当する。なお、容量素子319はトランジスタのゲート容量等で代用してもよい。

[0046]

図3 (B) に示す電流源は、(a) より設定信号が入力されsw311、sw312がオンとなる。そうすると、(b) より定電流源110から電流が供給され、供給される電流がトランジスタ315のドレイン電流と等しくなるまで、容量素子319には電荷が保持される。なおsw312がオンとなると、トランジスタ316のゲート・ソース間電圧 V_{CS} が0Vとなるので、トランジスタ316はオフとなる。

[0047]

次いで、(a)よりsw311、sw312をオフとする信号を入力すると、

トランジスタ316のゲート・ソース間電圧 V_{CS} が生じ、トランジスタ316はオンとなる。そして、容量素子319に信号電流が保持されているため、トランジスタ315は、信号電流を流す機能を有する。そして、切り換え回路によりある出力線が選択され、(c)を介して電流源から選択された出力線へ信号電流が供給される。

[0048]

このとき、トランジスタ315のゲート電圧は、容量素子319により所定のゲート電圧に維持されているため、トランジスタ315のドレイン領域には信号電流に応じたドレイン電流が流れる。またトランジスタ315を飽和領域で動作するように設定しておけば、ソース・ドレイン間電圧が変化しても発光素子へ一定の電流を供給することができる。このようにして、信号電流を設定し(設定電流)、更に切り換え回路により設定電流が供給される出力線がある期間ごとに切り換わる。

[0049]

図3(C)では、sw321、sw322、トランジスタ325、326(n チャネル型)、該トランジスタ325、326のゲート・ソース間電圧 V_{GS} を保持する容量素子329とを有する回路が電流源に相当する。なお、容量素子329はトランジスタのゲート容量等で代用してもよい。

[0050]

図3 (C) に示す電流源は、(a) より設定信号が入力されsw321、sw322がオンとなる。そうすると、(b) より定電流源110から電流が供給され、供給される電流がトランジスタ325のドレイン電流と等しくなるまで、容量素子329には電荷が保持される。このとき、トランジスタ325及びトランジスタ326のゲート電極は接続されているので、トランジスタ325及びトランジスタ326のゲート電圧が、容量素子329によって保持されている。

[0051]

次いで、(a)よりsw321、sw322をオフとする信号を入力する。そして、容量素子309に信号電流が保持されているため、トランジスタ326は、信号電流を流す機能を有する。そして、切り換え回路によりある出力線が選択

され、(c)を介して電流源から選択された出力線へ信号電流が供給される。

[0052]

このとき、トランジスタ326のゲート電圧は、容量素子329により所定のゲート電圧に維持されているため、トランジスタ326のドレイン領域には信号電流に応じたドレイン電流が流れる。またトランジスタ325、326を飽和領域で動作するように設定しておけば、ソース・ドレイン間電圧が変化しても発光素子へ一定の電流を供給することができる。このようにして、信号電流を設定し(設定電流)、更に切り換え回路により設定電流が供給される出力線がある期間ごとに切り換わる。

[0053]

このとき、トランジスタ326のドレイン領域に、信号電流に応じたドレイン電流を正確に流すためには、トランジスタ325及びトランジスタ326の特性が同じであることが必要となる。特に、トランジスタ325及びトランジスタ326の移動度、しきい値などの値が同じであることが必要となる。また図3(C)では、トランジスタ325及びトランジスタ326のW(ゲート幅)/L(ゲート長)の値を任意に設定して、定電流源110から流れる電流に比例した設定電流を画素に流すようにしてもよい。

[0054]

そして図3 (D)、(E)に示す電流源は、図3 (C)に示す電流源とsw322の接続構成が異なっている点以外は、その他の回路素子の接続構成は同じである。また図3 (D)、(E)に示す電流源の動作は、図3 (C)に示す電流源の動作と同じであるので、本実施の形態では説明を省略する。

[0055]

なお図3に示す電流源では、電流は画素から電流源の方向へ流れる。しかし電流は、電流源から画素の方向へ流れる場合もある。なお、電流が画素から電流源の方向へ流れるか、又は電流が電流源から画素の方向へ流れるかは、画素の構成に依存する。そして電流が電流源から画素の方向へ流れる場合には、図3に示す回路図において、VssをVddとし、更にトランジスタ305、トランジスタ315、トランジスタ316、トランジスタ325及びトランジスタ326をpチャネ

ル型とすればよい。

[0056]

また図3(A)、図3(C)~(E)において、電流の流れる方向(画素から電流源への方向)は同様であって、トランジスタの極性をpチャネル型にすることも可能である。そこで図4(A)、図4(B)~(D)にはそれぞれ、電流の流れる方向は同様であって、図3(A)、図3(C)~(E)に示すトランジスタ305、トランジスタ325、トランジスタ326をpチャネル型にしたときの電流源の回路構成を示す。図4の回路構成が図3と異なる点は、主にスイッチと容量素子の接続である。

[0057]

このように、本発明の電流源を構成するトランジスタの極性はnチャネル型でも、pチャネル型でも構わない。また図4に示す回路図において、電流を電流源から画素の方向へ流す場合には、VssをVddとし、更にトランジスタ401、トランジスタ425及びトランジスタ426をnチャネル型とすればよい。

[0058]

以上のような電流源に設定信号を入力し、設定信号に基づいて電流源から設定電流が供給され、更に切り換え回路により電流源と出力線との電気的な接続が切り換わる電流源回路により、電流源を構成するトランジスタ、特にポリシリコントランジスタの特性のバラツキを抑制することができる。よって、本発明の電流源回路により、発光装置の表示ムラをほぼ完全に解消することができる。

[0059]

(実施の形態2)

本実施の形態では、電流源回路を有する信号線駆動回路の構成について、具体 例を説明する。

[0060]

図5 (A) には、m列目から (m+2) 列目の信号線の周辺の信号線駆動回路の概略図を示す。信号線駆動回路は、複数の電流源510、切り換え回路511 スイッチ505を有する電流源回路と、シフトレジスタ501、第1のラッチ回路502、第2のラッチ回路503、を有している。

$[0\ 0\ 6\ 1]$

まず、シフトレジスタ501、第1のラッチ回路502及び第2のラッチ回路503の動作を説明する。シフトレジスタ501は、フリップフロップ回路(FF)等を複数列用いて構成され、クロック信号(S-CLK)、スタートパルス(S-SP)、クロック反転信号(S-CLKb)が入力される。これらの信号のタイミングに従って、順次サンプリングパルスが出力される。

[0062]

シフトレジスタ501より出力されたサンプリングパルスは、第1のラッチ回路502に入力される。第1のラッチ回路502には、デジタルビデオ信号が入力されており、サンプリングパルスが入力されるタイミングに従って、各列でビデオ信号を保持していく。

[0063]

第1のラッチ回路502において、最終列までビデオ信号の保持が完了すると、水平帰線期間中に、第2のラッチ回路503にラッチパルスが入力され、第1のラッチ回路502に保持されていたビデオ信号は、一斉に第2のラッチ回路503に転送される。すると、第2のラッチ回路503に保持されたビデオ信号は、1行分が同時に電流源回路の複数のスイッチ505に入力される。

$[0\ 0\ 6\ 4]$

この第2のラッチ回路502に保持されたビデオ信号が電流源回路の複数のスイッチ505に入力されている間、シフトレジスタ501においては再びサンプリングパルスが出力される。以後この動作を繰り返し、1フレーム分のビデオ信号の処理を行う。なお、電流源回路はデジタル信号をアナログ信号に変換する役割を持つ場合もある。

[0065]

そして次に、複数の電流源 5 1 0 へ入力される設定信号について説明する。複数の電流源 5 1 0 は、設定信号に基づいて電流線を介してリファレンス用定電流源 5 0 9 から所定の信号電流が供給され、そして、設定信号のタイミングに合わせて、電流源 5 1 0 の設定を行う。なお本実施の形態の設定信号とは、シフトレジスタ 5 0 1 から供給されるサンプリングパルス、又は設定制御線(図 5 0 0

には図示せず)に接続された論理演算子の出力端子から供給される信号に相当する。なお論理演算子の2つの入力端子には、一方にはシフトレジスタのサンプリングパルスが入力され、他方には設定制御線から信号が入力される。論理演算子では、入力された2つの信号の論理演算を行って、信号を出力する。論理演算子により、ビデオ信号を画素の制御(画像の表示)のために用いるときと、電流源の制御に用いるときとを切り換えることができる。

[0066]

なおサンプリングパルス、又は設定制御線に接続された論理演算子の出力端子から供給される信号のどちらの信号が電流源510に供給されるかは、電流源の構成に依存する。より詳しくは、複数の電流源510が図3(A)又は(B)で構成されるときは、設定制御線に接続された論理演算子の出力端子から供給される信号が設定信号に相当する。また複数の電流源510が図3(C)、(D)又は(E)で構成されるときには、シフトレジスタからのサンプリングパルスが設定信号に相当する。

[0067]

そして、スイッチ 5 0 5 にH i g h のビデオ信号が入力されるとき、電流源 5 1 0 から信号線に設定電流が供給される状態となる。反対にスイッチ 5 0 5 にL o w のビデオ信号が入力されるとき、信号線に設定電流は供給されない状態となる。つまり電流源 5 1 0 は、設定電流を供給する機能(V_{GS})を有し、設定電流を画素に供給するか否かはスイッチ 5 0 5 により制御される。

[0068]

その後、切り換え回路 5 1 1 により、ある期間ごとに、電流源と信号線との電気的な接続が切り換わる。

[0069]

なお本実施の形態における電流源は、図3、4に示した電流源の構成を任意に 用いることが出来る。また電流源回路は、全て一つの方式のみを用いるだけでな く、組み合わせて用いることも可能である。

[0070]

また図5(A)では、ビデオ信号に比例した信号電流を出力線へ供給する場合

を述べたが、図5 (B) に示すように信号線とは異なる配線に設定電流を供給してもよい。

[0071]

図5 (B) は、第2のラッチ回路503から、画素のビデオ信号線へビデオ信号を供給し、電流源から切り換え回路を介して画素の電流線に設定電流を供給する構成を示す。図5 (B) の場合、SW505を配置する必要がない。

[0072]

このように設定電流を供給する電流源と切り換え回路により、信号電流のバラッキをほぼ完全に除去することができる。よって、実施の形態の信号線駆動回路により、発光装置の表示ムラをほぼ完全に解消することができる。

[0073]

(実施の形態3)

次に本実施の形態では、実施の形態 2 と異なり、設定信号がラッチパルスに相当する信号線駆動回路の構成について、具体例を説明する。

[0074]

図6 (A) には、m列目から (m+2) 列目の信号線の周辺の信号線駆動回路の概略図を示す。信号線駆動回路は、複数の電流源610、切り換え回路611 を有する電流源回路と、シフトレジスタ601、第1のラッチ回路602、第2のラッチ回路603、を有し、電流源からの設定信号を供給するか否かを制御するスイッチ605が設けられている。

[0075]

但し、ビデオ信号は画素の制御にも用いられるため、電流源回路に直接入力されず、論理演算子を介して入力される。つまり、端子aから入力される設定信号とは、設定制御線に接続された論理演算子の出力端子から供給される信号に相当する。

[0076]

本実施の形態における設定信号は、設定制御線(図6 (A) には図示せず)に接続された論理演算子から供給される信号に相当し、論理演算子は、一方に第2のラッチ回路603から供給される信号(ビデオ信号に相当)が入力され、他方

に設定制御線から信号が入力される。論理演算子では、入力された2つの信号の 論理演算を行って、設定信号を出力する。そして本実施の形態では、設定制御線 に接続された論理演算子から供給される信号に合わせて、電流源610の設定が 行われる。

[0077]

[0078]

その後、切り換え回路 6 1 1 により、ある期間ごとに、電流源と信号線との電気的な接続が切り換わる。

[0079]

なお電流源には、図3、4に示した電流源の構成を任意に用いることが出来る。また電流源回路は、全て一つの方式のみを用いるだけでなく、組み合わせて用いることも可能である。

[0080]

本実施の形態では、第2のラッチ回路603から出力される信号(ビデオ信号)と、設定制御線から出力される信号の2つの信号を用いて電流源610に設定信号を入力する。そのため、サンプリングパルスと異なり、複数の電流源610のうち、任意の電流源を指定して、設定動作を行うことができる。

[0081]

また図6 (A) では、ビデオ信号に比例した信号電流を出力線へ供給する場合を述べたが、図6 (B) に示すように信号線とは異なる配線に設定電流を供給してもよい。

[0082]

図6(B)は、論理演算子を介し、画素のビデオ信号線へビデオ信号を供給し

、電流源から切り換え回路を介して画素の電流線に設定電流を供給する構成を示す。図6 (B) の場合、SW605を配置する必要がない。

[0083]

また、設定電流を供給する電流源と切り換え回路により、信号電流のバラツキ をほぼ完全に除去することができる。よって、実施の形態の信号線駆動回路によ り、発光装置の表示ムラをほぼ完全に解消することができる。

[0084]

(実施の形態4)

次に、実施の形態2、3と異なり、シフトレジスタが複数設けられた信号線駆動回路の構成について、具体例を説明する。

[0085]

図7 (A) には、m列目から (m+2) 列目の信号線の周辺の信号線駆動回路の概略図を示す。信号線駆動回路は、複数の電流源710、切り換え回路711を有する電流源回路と、第1のシフトレジスタ701、第2のシフトレジスタ702第1のラッチ回路703、第2のラッチ回路704、を有し、電流源からの設定信号を供給するか否かを制御するスイッチ705が設けられている。

[0086]

第1のシフトレジスタ701より出力されたサンプリングパルスは、電流源710に入力される。本実施の形態の設定信号はこのサンプリングパルスに相当する。

[0087]

また第2のシフトレジスタ702より出力されたサンプリングパルスは、第1のラッチ回路703に入力される。その後、第1のラッチ回路703、第2のラッチ回路704は、実施の形態2と同様な動作を行い、第2のラッチ回路704保持されたビデオ信号は、1行分が同時に電流源回路の複数のスイッチ705に入力される。

[0088]

そして実施の形態 2 と同様に、スイッチ 7 0 5 に H i g h のビデオ信号が入力 されるとき、電流源 7 1 0 から信号線に設定電流が供給される状態となる。反対 にスイッチ705にLowのビデオ信号が入力されるとき、信号線に設定電流は供給されない状態となる。つまり電流源710は、設定電流を供給する機能(VGS)を有し、設定電流を画素に供給するか否かはスイッチ705により制御される。

[0089]

その後、切り換え回路711により、ある期間ごとに、電流源と信号線との電気的な接続が切り換わる。

[0090]

なお電流源には、図3、4に示した電流源の構成を任意に用いることが出来る。また電流源回路は、全て一つの方式のみを用いるだけでなく、組み合わせて用いることも可能である。

[0091]

また図7(A)では、ビデオ信号に比例した信号電流を出力線へ供給する場合を述べたが、図7(B)に示すように信号線とは異なる配線に設定電流を供給してもよい。

[0092]

図7(B)は、第2のラッチ回路704を介して、画素のビデオ信号線へビデオ信号を供給し、電流源から切り換え回路を介して画素の電流線に設定電流を供給する構成を示す。図7(B)の場合、SW705を配置する必要がない。

[0093]

本実施の形態では、設定信号を制御する第1のシフトレジスタ701と、ラッチ回路を制御する第2のシフトレジスタ702を設けることにより、第1のシフトレジスタ701の動作と第2のシフトレジスタ702の動作とを完全に独立させて行うことが出来る。例えば、第2のシフトレジスタ702を高速に動作させ、第1のシフトレジスタ701を低速で動作させることが出来る。このように、第1のシフトレジスタ701を低速で動作させると、電流源710の設定動作を正確に行うことが出来る。

[0094]

また、設定電流を供給する電流源と切り換え回路により、信号電流のバラツキ

をほぼ完全に除去することができる。よって、実施の形態の信号線駆動回路により、発光装置の表示ムラをほぼ完全に解消することができる。

[0095]

(実施の形態5)

次に、実施の形態2から4と異なり、第1のラッチ回路802及び第2のラッチ回路803が各々電流源を有する信号線駆動回路の構成について、具体例を説明する。

[0096]

図8には、m列目から(m+2)列目の信号線の周辺の信号線駆動回路の概略 図を示す。信号線駆動回路は、シフトレジスタ801、第1のラッチ回路802 、第2のラッチ回路803、第1のラッチ回路が有する第1の電流源810、第 2のラッチ回路が有する第2の電流源815、切り換え回路811、を有し、スイッチ805、スイッチ806が設けられている。

[0097]

第1のラッチ回路802が有する第1の電流源810は、設定信号が入力され、ビデオ信号用定電流源809から所定の電流(信号電流)が供給される。この設定信号は、シフトレジスタ801から供給される又は外部から供給されるラッチパルスに相当する。そして第1の電流源810と第2の電流源815の間にはスイッチ805が設けられており、スイッチ805のオン又はオフはラッチパルスにより制御される。

[0098]

また第2のラッチ回路が有する第2の電流源815は、設定信号が入力され、第1の電流源810から供給される電流(設定電流)が保持される。この設定信号は、ラッチパルスに相当する。そして第2の電流源815と切り換え回路との間にはスイッチ806が設けられており、スイッチ806のオン又はオフは、ラッチパルスにより制御され、第1のスイッチ805と反転した信号が入力される

[0099]

そして実施の形態2と同様に、スイッチ806にHighのビデオ信号が入力

されるとき、第2の電流源815から信号線に設定電流が供給される状態となる。反対にスイッチ806にLowoビデオ信号が入力されるとき、信号線に設定電流は供給されない状態となる。つまり第2の電流源815は、設定電流を供給する機能 (V_{GS}) を有し、設定電流を画素に供給するか否かはスイッチ806により制御される。

[0100]

その後、切り換え回路811により、ある期間ごとに、第2の電流源806と信号線との電気的な接続が切り換わる。

[0101]

なお第1の電流源810及び第2の電流源815には、図3、4に示した電流源の構成を任意に用いることが出来る。また電流源回路は、全て一つの方式のみを用いるだけでなく、組み合わせて用いることも可能である。

[0102]

本実施の形態により、ラッチ回路内に電流源を配置することができるため、信 号線駆動回路が占める面積を小さくすることができる。強いては、発光装置の狭 額縁化を達成することが可能となる。

[0103]

このように設定電流を供給する電流源回路と切り換え回路により、信号電流の バラツキをほぼ完全に除去することができる。よって、本発明の回路により、発 光装置の表示ムラをほぼ完全に解消することができる。

[0104]

(実施の形態6)

次に、実施の形態2から5と異なり、ラッチ回路に一対の電流源を有する信号 線駆動回路の構成について、具体例を説明する。

[0105]

図9には、m列目から (m+2) 列目の3本の信号線の周辺の信号線駆動回路の概略図を示す。信号線駆動回路は、シフトレジスタ901、ラッチ回路902、切り換え回路911を有し、ラッチ回路902は第1の電流源910及び第2の電流源915を有する。

[0106]

第1のスイッチ905はシフトレジスタ901から入力されるサンプリングパルスによって制御される。また第2のスイッチ906、第3のスイッチ907はラッチパルスにより制御される。なお第2のスイッチ906と第3のスイッチ907には互いに反転した信号が入力される。このような本実施の形態により、第1の電流源910及び第2の電流源915では、一方は設定動作を行い、他方は入力動作を行うことができる。

[0107]

第1の電流源910及び第2の電流源915は、シフトレジスタ901より設定信号が入力され、ビデオ線を介してビデオ信号用定電流源909から所定の信号電流が供給される。この設定信号は、論理演算子の出力端子から供給される信号に相当する。論理演算子として、一方の電流源にはシフトレジスタ901からのサンプリングパルスが入力され、他方の電流源回路にはラッチパルスが入力される。論理演算子では、入力された2つの信号の論理演算を行って、信号を供給する。そして本実施の形態では、論理演算子の出力端子から供給される信号に合わせて、電流源の設定を行う。

[0108]

[0109]

その後、切り換え回路911により、ある期間ごとに、第1の電流源910又は第2の電流源915と信号線との電気的な接続が切り換わる。

$[0\ 1\ 1\ 0\]$

なお、第1の電流源910又は第2の電流源915には、図3、4に示した電流源回路の回路構成を自由に用いることが出来る。各電流源回路は、全て一つの

方式のみを用いるだけでなく、組み合わせて用いることもできる。

[0111]

各信号線に第1の電流源910及び第2の電流源915を設けたことより、信号電流を設定する設定動作と、切り換え回路911により電気的に接続された信号線への入力動作を同時に行うことができる。

[0112]

このように設定電流を供給する電流源回路と切り換え回路により、信号電流の バラツキをほぼ完全に除去することができる。よって、本発明の回路により、発 光装置の表示ムラをほぼ完全に解消することができる。

[0113]

(実施の形態7)

次に、実施の形態2から6と異なる信号線駆動回路の構成について、具体例を 説明する。

[0114]

図10(A)には、第1の信号線駆動回路1001、第2の信号線駆動回路1002、第1の切り換え回路1003、第2の切り換え回路1004、画素部1005、第1の信号線駆動回路1001が有する電流源1006、第2の信号線 駆動回路1002が有する電流源1007が記載される。

[0115]

なお、第1の信号線駆動回路1001及び第2の信号線駆動回路1002は、 実施の形態2から6のいずれの構成であってもよい。また、第1の信号線駆動回 路1001と第2の信号線駆動回路1002とは同一の構成でなくともよく、実 施の形態2から6のいずれと組み合わせても構わない。

[0116]

そして、設定電流は電流源1006から電気的に接続された信号線を介して画素部1005へ書き込みが行われる。この設定電流の値は小さいため、画素への書き込み要する時間が長いという問題がある。そこで本実施の形態は、電流源1006から供給する設定電流を、画素へ供給する設定電流にある程度大きな値を加えるように設定し、電流源1007は加えられた設定電流を供給できるように

設定する。

[0117]

具体的に説明すると、画素へ供給する設定電流の値をXとする。このとき、電流源1006から供給される設定電流を $X+Y(X \ll Y)$ とし、電流源1007から供給される設定電流をYとする。このとき、画素の信号線を流れる設定電流の値はX+Yと大きな値となり、画素への書き込みを高速化することができる。

[0118]

そして、第1の切り換え回路1003により、電流源1006と電気的に接続される信号線が切り換わり、同様に第2の切り換え回路1004により、電流源1007と電気的に接続される信号線が切り換わる。このとき、ある一本の信号線に電気的に接続されている電流源1006、1007の列(場所)は同一である必要はない。なお、第2の切り換え回路1004は設けなくともよい。

[0119]

このような第1の信号線駆動回路及び第2の信号線駆動回路を有することにより、信号電流を書き込む時間を短縮でき、画素への書き込みを高速化することができる。

$[0 \ 1 \ 2 \ 0]$

次に、図10(A)と構成が異なる信号線駆動回路を、図10(B)を用いて 説明する。図10(B)には、第1の信号線駆動回路1011、第2の信号線駆 動回路1012、第1の切り換え回路1013、第2の切り換え回路1014、 画素部1015、第1の信号線駆動回路1011が有する電流源1016、第2 の信号線駆動回路1012が有する電流源1017が記載される。

$[0\ 1\ 2\ 1]$

図10(B)は、第1の電流源1016から供給される設定電流を第2の電流源1017へ供給し、第2の電流源1017の設定動作を行うことを特徴とする

$[0 \ 1 \ 2 \ 2]$

そして、第1の切り換え回路1003により、電流源1006と電気的に接続される信号線が切り換わり、同様に第2の切り換え回路1004により、電流源

1007と電気的に接続される信号線が切り換わる。このとき、ある一本の信号線に電気的に接続されている電流源1006、1007の列(場所)は同一である必要はない。なお、第2の切り換え回路1004は設けなくともよい。

[0123]

図10(B)に示す構成により、第2の信号線駆動回路1012の面積が小さくでき、画素部の面積を大きくすることができ、かつ第1の信号線駆動回路及び第2の信号線駆動回路を有することにより、画素へ信号電流を書き込む時間を短縮できる。

[0124]

また、設定電流を供給する電流源と切り換え回路により、信号電流のバラッキ をほぼ完全に除去することができる。よって、実施の形態の信号線駆動回路によ り、発光装置の表示ムラをほぼ完全に解消することができる。

[0125]

(実施の形態8)

本発明の切り換え回路は、図11に示すように、電流源が隣り合う3つの出力線(例えば信号線であり、以下信号線で説明する)との接続に限定されているものではなく、信号線の数が2以上であり、電流源と信号線との電気的な接続がある期間ごとに切り換わるように設計されていればよい。そこで本実施の形態では、図11とは異なる切り換え回路の接続構成について、図12を用いて説明する

[0126]

図12には、m列目から(m+4)列目の信号線の周辺の切り換え回路と、複数の電流源とが記載されている。図12に示す切り換え回路において、図11と異なる構成は、各信号線は一つおきの電流源と接続している点である。例えば、信号線 $S_{(m+1)}$ みると、信号線 $S_{(m+1)}$ と接続される第1乃至第3のアナログスイッチにおいて、第1のアナログスイッチは電流源 C_n と接続され、第2のアナログスイッチは電流源 C_n と接続され、第2のアナログスイッチは電流源 $C_{(n+2)}$ と接続され、第3のアナログスイッチは電流源 $C_{(n+2)}$ と接続されている。

[0127]

そして上述したように、信号入力線A(1)~A(1+2)とA(1)b~A(1+2)bとは、それぞれ反転信号が入力され、順に選択される。この選択された信号入力線に接続されているアナログスイッチがオンとなり、オンとなったアナログスイッチと接続されている電流源と信号線とが電気的に接続され、設定電流が電流源から信号線へと供給される。

[0128]

本実施の形態のように、切り換え回路は信号線と電流源とが間隔をあけて接続されていても構わない。また、切り換え回路において、信号線に接続されている電流源の数が多いほど、多くの電流源を用いて電気的な接続の切り換えを行うことができるため、より均一化された設定電流を信号線へ供給することが可能となる。

[0129]

(実施の形態9)

本実施の形態は、図11、図12と異なり、図1(B)に示すように複数の電流源をまとめた電流源回路群と、複数のアナログスイッチをまとめてアナログスイッチ群として備えた切り換え回路と、設定電流が供給される出力線(例えば信号線であり、以下信号線で説明する)とを有する構成について、図13を用いて説明する。

[0130]

図12には、m列目から(m+4)列目の信号線の周辺の切り換え回路と、複数の電流源とが記載されている。図13に示す切り換え回路において、図11や図12と異なる構成は、複数の電流源(図13においては4つの電流源)がまとめられた電流源回路群1301と、複数のアナログスイッチ(図13においては4つのアナログスイッチ)がまとめられたアナログスイッチ群1302と、が記載されている。

[0131]

そして上述した動作と同様に、各電流源回路群において、信号入力線A(1) \sim A(1+3)と、A(1)b \sim A(1+3)bとは、それぞれ反転信号が入力 され、順に選択される。そして、選択された信号入力線に接続されているアナロ

グスイッチはオンとなり、オンとなったアナログスイッチと接続されている電流源と信号線とが電気的に接続され、設定電流が電流源から信号線へと供給される

[0132]

この電流源回路群1301やアナログスイッチ群1302のように、電流源やアナログスイッチをまとめて設けることにより、アナログスイッチと電流源との接続配線が煩雑になることを避けることができる。更に電流源回路群1301間やアナログスイッチ群1302間のバラツキを解消するために、第2の切り換え回路を電流源回路群とアナログスイッチ群との間に配置してもよい。なお、電流源回路群が有する電流源やアナログスイッチ群が有するアナログスイッチは、複数であればいくつでも構わない。

[0133]

(実施の形態10)

本実施の形態では、電流源回路が設定動作を行う動作方法と、電流源と出力線 (例えば信号線であり、以下信号線で説明する)との電気的な接続を切り換える 動作方法とを有する回路の駆動方法について説明する。

[0134]

まず駆動方式に注目すると、駆動方式は、1フレーム期間を分割しない駆動方式(ここではフルフレーム方式と記載する)と、1フレーム期間を複数のサブフレームに分割する駆動方式(ここではサブフレーム方式と記載する)とがある。本実施の形態ではフルフレーム方式について、図14を用いて説明する。

[0135]

図14(A)には、走査線が1行目から最終行目まで選択されているフレーム期間F1~F3と、各フレーム期間において画素へ電流(設定電流)が入力される書き込み期間Taと、各フレーム期間の最初又は最後に設けられた(図14では最後に設けられた)期間Tcとが記載されている。

[0136]

図 1 4 (B) には、信号入力線 A (1) \sim A (1+2) と、A (1) $b\sim A$ (1+2) bとへ入力される信号のH i g h又はL o w のタイミング (波形) が記

載されている。なお、信号入力線A(1)、A(1+1)、A(1+2)に入力される信号と、信号入力線A(1)b、A(1+1)b、A(1+2)bに入力される信号とは、それぞれ反転信号である。そして、信号入力線に入力される信号が切り換わる期間(タイミング)は、期間Tcにそれぞれ設けられている。

[0137]

図14(C)には、電流源回路が設定動作を行う動作方法、すなわち電流源へ入力される設定信号のHighVullowのタイミング(波形)が記載されている。設定信号がHighVullowとき、各電流源への設定動作が行われる。また各電流源への設定動作を順に行った場合、すべての電流源への設定が完了しない場合は、複数のフレーム期間の期間Tcで合わせて行えばよい。

[0138]

なお各フレームにおいて、任意の場所(列)の電流源の設定を行ってもよい。例えば図14(c)において1フレーム目の期間Tcではi列目の電流源、2フレーム目の期間Tcではi列目の電流源、3フレーム目の期間Tcではk列目の電流源にHighの設定信号を入力し、設定動作を行っても構わない。

[0139]

そして、フレーム期間F1では、信号入力線A(1)及びA(1) bが選択され、これらと接続されているアナログスイッチがオンとなり、オンとなったアナログスイッチと接続されている電流源と信号線とが電気的に接続される。そして、書き込み期間Taでは、各電流源が電気的に接続された信号線へ電流(設定電流)が出力され、期間Tcでは設定信号が入力され、各電流源への設定動作が行われる。このとき設定動作が行われる電流源は、どこの電流源でもよく、いくつでも構わない。

[0140]

次に、フレーム期間 F 2 では、信号入力線 A (1+1) 及び A (1+1) B が 選択され、これらと接続されているアナログスイッチがオンとなり、オンとなったアナログスイッチと接続されている電流源と信号線とが電気的に接続される。 そして、書き込み期間 T A では、各電流源が電気的に接続された信号線へ電流(設定電流)が出力され、期間 A では設定信号が入力され、各電流源への設定動

作が行われる。このとき設定動作が行われる電流源は、どこの電流源でもよく、 いくつでも構わない。

[0141]

y

次に、フレーム期間F3では、信号入力線A(1+2)及びA(1+2)bが 選択され、これらと接続されているアナログスイッチがオンとなり、オンとなっ たアナログスイッチと接続されている電流源と信号線とが電気的に接続される。 そして、書き込み期間Taでは、各電流源が電気的に接続された信号線へ電流(設定電流)が出力され、期間Tcでは設定信号が入力され、各電流源への設定動 作が行われる。このとき設定動作が行われる電流源は、どこの電流源でもよく、 いくつでも構わない。

$[0\ 1\ 4\ 2]$

なお期間Tcにおいて、電流源への設定動作を行う動作(タイミング)と、切り換え回路による電気的な接続の切り換えを行う動作(タイミング)は同時に行ってもよく、いずれかを先に行ってもよい。また期間Tcを設ける位置や長さは特に限定されないが、書き込み期間と重ならないように設ける必要がある。

[0143]

以上のように、短い期間Tcで切り換え動作や設定動作を行う動作方法により、例え設定電流がばらついても、人間の目には表示が均一化してみえる。よって、本発明の信号線駆動回路の駆動方法により、発光装置の表示ムラをほぼ完全に解消することができる。

[0144]

(実施の形態11)

次に本実施の形態では、サブフレーム方式における、電流源回路が設定動作を 行う動作方法と、電流源と出力線(例えば信号線であり、以下信号線で説明する)との電気的な接続を切り換える動作方法とを有する回路の駆動方法について、 図15を用いて説明する。

[0145]

図15(A)には、1フレームを3つに分割したサブフレームSF1、SF2 、SF3を有するフレーム期間F1、F2と、各サブフレーム期間において、画 素へ電流(設定電流)が入力される書き込み期間 Ta1、Ta2、Ta32、各サブフレーム期間の最初又は最後に設けられた(図15ではフレームの最後に設けられた)期間 Tc1、Tc2、Tc3とが記載されている。

[0146]

図15 (B) には、切り換え回路における信号入力線A (1) からA (1+2) へ入力される信号のHigh又はLowのタイミング(波形)が記載されている。また図15 (B) には図示しないが、図14と同様に、信号入力線A (1) 、A (1+1)、A (1+2)の反転信号が信号入力線A (1) b、A (1+1) 、b、A (1+2) bに入力されている。そして、信号入力線に入力される信号が切り換わる期間(タイミング)は、期間Tc1~Tc3にそれぞれ設けられる。

[0147]

また図15(B)、には、信号入力線へ入力される信号のHigh又はLowが入力される順序、つまり信号入力線を選択する順序が異なる例が記載されている。図15(B)のように、サブフレーム期間SF1からSF3において、信号入力線を選択する順序を固定(各フレームのSF1では全てA(1)がオン、SF2では全てA(1+1)がオン、SF3では全てA(1+2)がオン)した動作方法と比べて、図15(B)、のように、サブフレーム期間ごとに信号入力線を選択する順序を異ならせる動作方法は、より設定電流のバラッキを抑制し、均一な表示を得ることが可能となる。

[0148]

図15(C)には、電流源回路が設定動作を行う動作方法、すなわち電流源へ入力される設定信号のHigh又はLowのタイミング(波形)が記載されている。図15(C)では、各サブフレームSF1にのAHighの設定信号が入力されている。

[0149]

また図15 (C) には、図15 (C) と異なり、各サブフレーム期間SF 1~SF3において、Highの設定信号が入力されている。

[0150]

このように、サブフレーム方式を用いた場合フルフレーム方式を用いた場合と 比べ、書き込み期間以外の期間が長くなるため、信号電流を設定する期間が長く 設定できることがわかる。また図15(C)'の動作方法において、Highの 設定信号が入力される期間の長さが最も長くなる。

[0151]

なお本実施の形態は、図14と同様に、各サブフレームにおいて、任意の場所 (列)の電流源の設定を行ってもよい。また、各電流源への設定動作を順に行っ た場合、すべての電流源への設定が完了しない場合は、複数のサブフレーム期間 の期間Tcで合わせて行えばよい。

[0152]

なお、図15 (B) 又は (B) に示す信号入力線の動作方法と、図15 (C) 、(C) に示す設定信号の動作方法とは、どのように組み合わせてもよい。

[0153]

また、設定信号のHighの入力される期間は、期間Tc1~Tc3と重ならないように設けてもよい。この場合、電流源回路への設定動作を終えた後に、切り換え回路により電流源回路と信号線との電気的な接続を切り換えることができ、回路の誤動作が少なくなり、確実に画素へ電流(設定電流)を入力することができる。

[0154]

このように、サブフレーム方式で駆動を行った場合、信号電流を設定する期間 を長くでき、正確な設定電流を供給することができる。

[0155]

(実施の形態12)

本実施の形態では、実施の形態7のように信号線駆動回路を二つ設けた場合の 、電流源回路が設定動作を行う動作方法と、電流源と出力線(例えば信号線であ り、以下信号線で説明する)との電気的な接続を切り換える動作方法とを有する 回路の駆動方法について説明する。

[0156]

実施の形態7に示すような信号線駆動回路では、図14及び図15におけるH

ighの設定信号のタイミングを二つ(例えば前半と後半)に分割し、一方では 第1の信号線駆動回路が有する電流源の設定を行い、他方では第2の信号線駆動 回路が有する電流源の設定を行えばよい。

[0157]

その他の信号入力線や設定信号の動作方法は、実施の形態 10 又は 11 で説明 したとおりであるので、ここでの説明は省略する。

[0158]

本実施の形態の動作方法により、信号電流のバラツキをほぼ完全に除去することができる。よって、実施の形態の信号線駆動回路の駆動方法により、発光装置の表示ムラをほぼ完全に解消することができる。

[0159]

(実施の形態13)

本実施の形態では、画素部に設けられる画素の回路の構成例について図16を 用いて説明する。

[0160]

図16(A)の画素は、信号線1601、第1及び第2の走査線1602、1603、電源線1604、スイッチング用の第1トランジスタ1605、保持用の第2トランジスタ1606、駆動用の第3トランジスタ1607、変換駆動用の第4トランジスタ1608、容量素子1609、発光素子1610とを有する。なお各信号線は、電流源回路1640に接続されている。

[0161]

そして、第1トランジスタ1605のゲート電極は、第1の走査線1602に接続され、第1の電極は信号線1601に接続され、第2の電極は第3トランジスタ1607の第1の電極と、第4トランジスタ1608の第1の電極とに接続されている。第2トランジスタ1606のゲート電極は、第2の走査線1603に接続され、第1の電極は信号線1602に接続され、第2の電極は第3トランジスタ1607のゲート電極と、第4トランジスタ1608のゲート電極とに接続されている。第3トランジスタ307の第2の電極は、電源線1604に接続され、第4トランジスタ1608の第2の電極は、発光素子1610の一方の電

極に接続されている。容量素子1609は、第4トランジスタ1608のゲート電極と第2の電極との間に接続され、第4トランジスタ1608のゲート・ソース間電圧を保持する。電源線1604及び発光素子1610の他方の電極には、それぞれ所定の電位が入力され、互いに電位差を有する。

[0162]

図16(B)の画素は、信号線1611、第1及び第2の走査線1612、1613、電源線1614、スイッチング用の第1トランジスタ1615、保持用の第2トランジスタ1616、駆動用の第3トランジスタ1617、変換駆動用の第4トランジスタ1618、容量素子1619、発光素子1620とを有する。なお各信号線は、電流源回路1641に接続されている。

[0163]

そして、第1トランジスタ1615のゲート電極は、第1の走査線1612に接続され、第1の電極は信号線1611に接続され、第2の電極は第3トランジスタ1617の第1の電極と、第4トランジスタ1618の第1の電極とに接続されている。第2トランジスタ1616ゲート電極は、第2の走査線1613に接続され、第1の電極は第3トランジスタ1617の第1の電極に接続され、第2の電極は第4トランジスタ1618のゲート電極と、第4トランジスタ1618のゲート電極とに接続されている。第4トランジスタ1618の第2の電極は、電源線1614に接続され、第3トランジスタ1617の第2の電極は、発光素子1620の一方の電極に接続されている。容量素子1619は、第4トランジスタ1618のゲート電極と第2の電極との間に接続され、第4トランジスタ1618のゲート・ソース間電圧を保持する。電源線1614及び発光素子1620の他方の電極には、それぞれ所定の電位が入力され、互いに電位差を有する

[0164]

図16(C)の画素は、ビデオ線1621、第1の走査線1622、第2の走査線1623、第3の走査線1635、第1の電源線1624、第2の電源線(電流線)1638、スイッチング用の第1トランジスタ1625、消去用の第2トランジスタ1626、駆動用の第3トランジスタ1627、容量素子1628

、電流源用の第4トランジスタ1629、カレントミラー回路の第5トランジスタ1630、容量素子1631、電流入力用の第6トランジスタ1632、保持用の第7トランジスタ1633、発光素子1636とを有する。なお各信号線は、電流源回路1641に接続されている。

[0165]

そして、第1トランジスタ1625のゲート電極は、第1の走査線1622に 接続され、第1トランジスタ1625の第1の電極はビデオ線1621に接続さ れ、第1トランジスタ1625の第2の電極は第3トランジスタ1627のゲー ト電極と、第2トランジスタ1626の第1の電極とに接続されている。第2ト ランジスタ1626のゲート電極は、第2の走査線1623に接続され、第2ト ランジスタ1626の第2の電極は第1の電源線1624に接続されている。第 3トランジスタの第1の電極は発光素子1636の一方の電極に接続され、第3 トランジスタ1627の第2の電極は第4トランジスタ1629の第1の電極に 接続されている。第4トランジスタ1629の第2の電極は第1の電源線162 4に接続されている。容量素子1631の一方の電極は、第4トランジスタ16 29のゲート電極及び第5トランジスタ1630のゲート電極に接続され、他方 の電極は第1の電源線1624に接続されている。第5トランジスタ1630の 第1の電極は第1の電源線1624に接続され、第5トランジスタ1630の第 2の電極は、第6トランジスタ1632の第1の電極に接続されている。第6ト ランジスタ1632の第2の電極は第1の電源線1624に接続され、第6トラ ンジスタ1632のゲート電極は第3の走査線1635に接続されている。第7 トランジスタ1633のゲート電極は第3の走査線1635に接続され、第7ト ランジスタ1633の第1電極は第2の電源線(電流線)1638に接続され、 第7トランジスタ1633第2の電極は第4トランジスタ1629のゲート電極 及び第5トランジスタ1630に接続されている。第1の電源線1624及び発 光素子1636の他方の電極には、それぞれ所定の電位が入力され、互いに電位 差を有する。

[0166]

このようなトランジスタのばらつきを抑制する画素構成と、電流源によりに、

表示ムラがなく、より高精度な画像を表示する発光装置を提供することができる。

【実施例】

(実施例1)

本実施例では、本発明の発光装置の構成について図17を用いて説明する。

[0167]

本発明の発光装置は、基板431上に、複数の画素がマトリクス状に配置された画素部432を有し、画素部432の周辺には、本発明の信号線駆動回路433、第1の走査線駆動回路434及び第2の走査線駆動回路435を有する。図17(A)においては、信号線駆動回路433と、2組の走査線駆動回路434、435を有しているが、本発明はこれに限定されず、画素の構成に応じて任意に設計することができる。また信号線駆動回路433と、第1の走査線駆動回路434及び第2の走査線駆動回路435には、FPC436を介して外部より信号が供給される。

[0168]

第1の走査線駆動回路434及び第2の走査線駆動回路435の構成について17(B)を用いて説明する。第1の走査線駆動回路434及び第2の走査線駆動回路435は、シフトレジスタ437、バッファ438を有する。動作を簡単に説明すると、シフトレジスタ437は、クロック信号(G-CLK)、スタートパルス(S-SP)及びクロック反転信号(G-CLKb)に従って、順次サンプリングパルスを出力する。その後バッファ438で増幅されたサンプリングパルスは、走査線に入力されて1行ずつ選択状態にしていく。そして選択された走査線によって、制御されている画素に、順に信号線から信号電流が書き込まれる。

[0169]

なおシフトレジスタ437と、バッファ438の間にはレベルシフタ回路を配置した構成にしてもよい。レベルシフタ回路を配置することによって、電圧振幅を大きくすることが出来る。

[0170]

また、本発明の信号線駆動回路に設けられる電流源の配置は一直線になってい

なくてもよく、信号線駆動回路内でずれて配置されていてもよい。更に、信号線 駆動回路が画素部を介して対称に2つ設けられていてもよい。このように対称に 設けられた信号線駆動回路は、信号線駆動回路の電流源回路やその他回路、及び 配線数が半減されるため、回路同士の密度が半減し、製造時の歩留まりは向上す る。すなわち本発明の信号線駆動回路は、切り換え手段を介して電流源回路と信 号線と接続されればよく、電流源回路の配置や接続される信号線の配置には限定 されない。

[0171]

(実施例2)

本実施例では、カラー表示を行う場合の工夫について述べる。

[0172]

発光素子が有機EL素子である場合、発光素子に同じ大きさの電流を流しても、 色によって、その輝度が異なる場合がある。また、発光素子が経時的な要因など により劣化した場合、その劣化の度合いは、色によって異なる。そのため、発光 素子を用いた発光装置において、カラー表示を行う際には、そのホワイトバラン スを調節するためにさまざまな工夫が必要である。

[0173]

最も単純な手法は、画素に入力する電流の大きさを色によって変えることである。そのためには、リファレンス用定電流源の電流の大きさを色によって変えればよい。

[0174]

その他の手法としては、画素、信号線駆動回路、リファレンス用定電流源などにおいて、図3(C)~図3(E)に示す回路を用いることである。図3(C)~図3(E)の回路において、カレントミラー回路を構成する2つのトランジスタのW/Lの比率を色によって変える。これにより、画素に入力する電流の大きさが色によって変えることができる。

[0175]

更に他の手法としては、点灯期間の長さを色によって変えることである。これ は、時間階調方式を用いている場合、また用いていない場合のどちらの場合にも 適用できる。本手法により、各画素の輝度を調節することができる。

[0176]

以上のような手法を用いることにより、又は組み合わせて用いることにより、 ホワイトバランスを容易に調節することができる。

[0177]

(実施例3)

本発明の発光装置を用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンポ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。特に、斜め方向から画面を見る機会が多い携帯情報端末は、視野角の広さが重要視されているため、発光装置を用いることが望ましい。それら電子機器の具体例を図18に示す。

[0178]

図18(A)は発光装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本発明の発光装置は表示部2003に用いることができる。また本発明により、図18(A)に示す発光装置が完成されている。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。なお、発光装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用発光装置が含まれる。

[0179]

図18(B)はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本発明の発光装置は表示部2102に用いることができる。

[0180]

図18(C)はノート型パーソナルコンピュータであり、本体2201、筐体

2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明の発光装置は表示部2203に用いることができる。

[0181]

図18(D)はモバイルコンピュータであり、本体2301、表示部2302 、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本発 明の発光装置は表示部2302に用いることができる。

[0182]

図18(E)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体(DVD等)読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明の発光装置はこれら表示部A、B2403、2404に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

[0183]

図18(F)はゴーグル型ディスプレイ(ヘッドマウントディスプレイ)であり、本体2501、表示部2502、アーム部2503を含む。本発明の発光装置は表示部2502に用いることができる。

$[0\ 1\ 8\ 4]$

図18(G)はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含む。本発明の発光装置は表示部2602に用いることができる。

[0185]

ここで図18(H)は携帯電話であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。本発明の発光装置は表示部2703に用いることができる。なお、表示部2703は黒色の背景に白色の文字

を表示することで携帯電話の消費電流を抑えることができる。

[0186]

なお、将来的に発光材料の発光輝度が高くなれば、出力した画像情報を含む光 をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いる ことも可能となる。

[0187]

また、上記電子機器はインターネットやCATV(ケーブルテレビ)などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

[0188]

また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

[0189]

以上のように、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施例の電子機器は、実施の形態1から13に示したいずれの構成の信号線駆動回路や画素構造を用いることができる。

[0190]

【発明の効果】

本発明の切り換え回路及び設定電流を画素へ供給する機能を有する電流源回路により、トランジスタ、特にポリシリコントランジスタの特性のバラツキに左右されない、信号線駆動回路を提供することができる。更に本発明は、電流源回路におけるトランジスタの特性のバラツキに左右されない信号線駆動回路の駆動方法を提供することができる。また本発明は、信号線駆動回路を備えた発光装置を提供することができる。

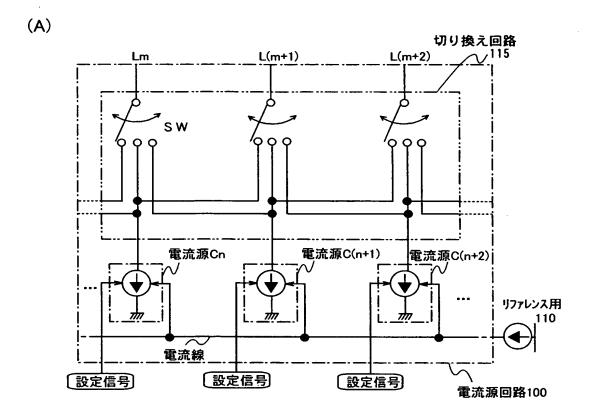
【図面の簡単な説明】

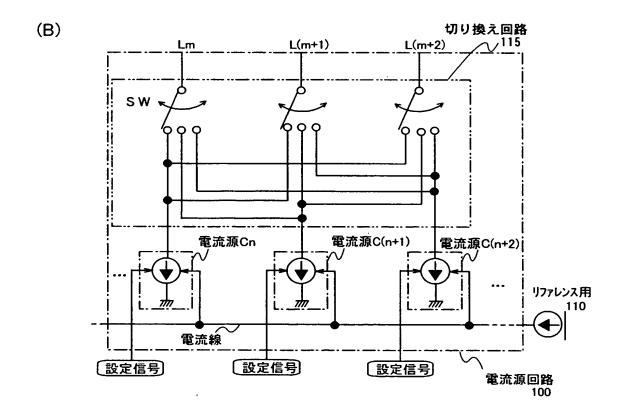
ページ: 45/E

- 【図1】 本発明の電流源回路の構成を示す図。
- 【図2】 本発明の電流源回路の構成を示す図。
- 【図3】 本発明の電流源の構成を示す図。
- 【図4】 本発明の電流源の構成を示す図。
- 【図5】 本発明の信号線駆動回路の構成を示す図。
- 【図6】 本発明の信号線駆動回路の構成を示す図。
- 【図7】 本発明の信号線駆動回路の構成を示す図。
- 【図8】 本発明の信号線駆動回路の構成を示す図。
- 【図9】 本発明の信号線駆動回路の構成を示す図。
- 【図10】 本発明の信号線駆動回路の構成を示す図。
- 【図11】 本発明の信号線駆動回路の構成を示す図。
- 【図12】 本発明の信号線駆動回路の構成を示す図。
- 【図13】 本発明の信号線駆動回路の構成を示す図。
- 【図14】 本発明の信号線駆動回路のタイミングチャートを示す図。
- 【図15】 本発明の信号線駆動回路のタイミングチャートを示す図。
- 【図16】 本発明の発光装置の画素構成を示す図。
- 【図17】 本発明の発光装置を示す図。
- 【図18】 本発明の発光装置が適用されている電子機器を示す図。

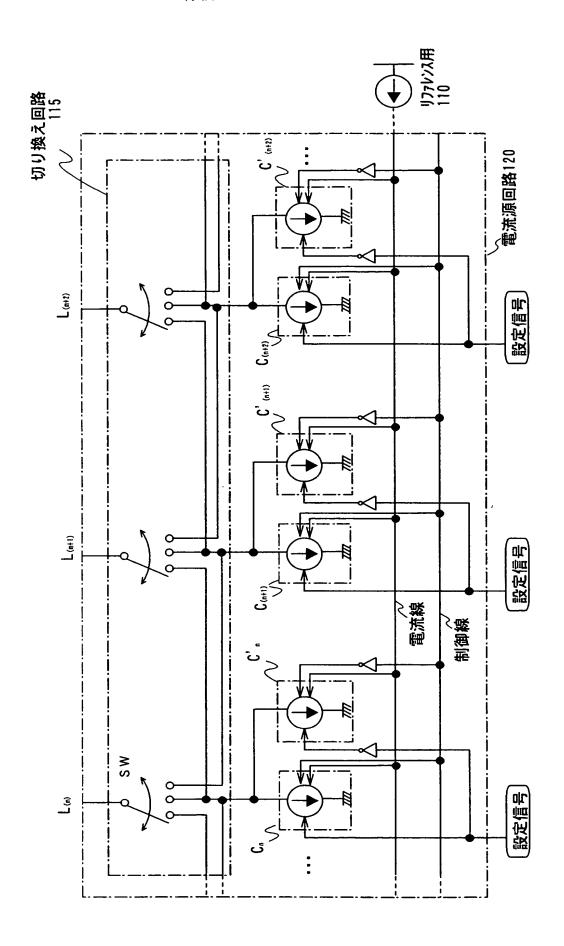
【書類名】 図面

【図1】

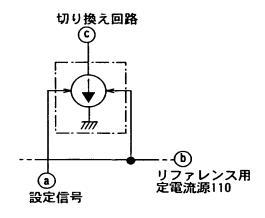


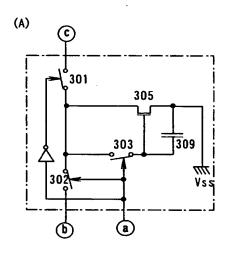


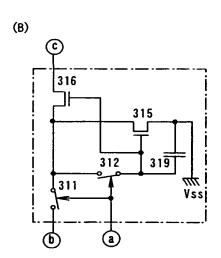
【図2】

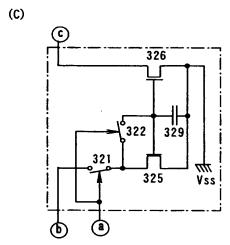


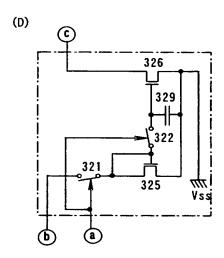
【図3】

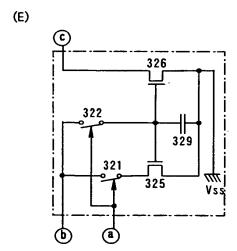








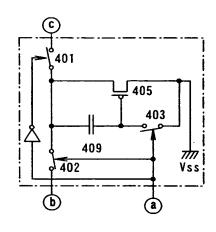


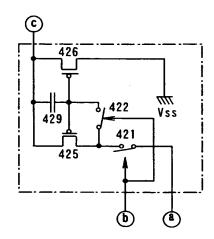


【図4】

(A)

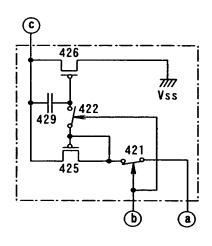


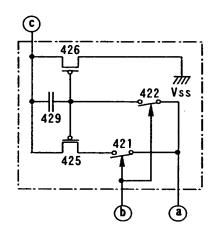




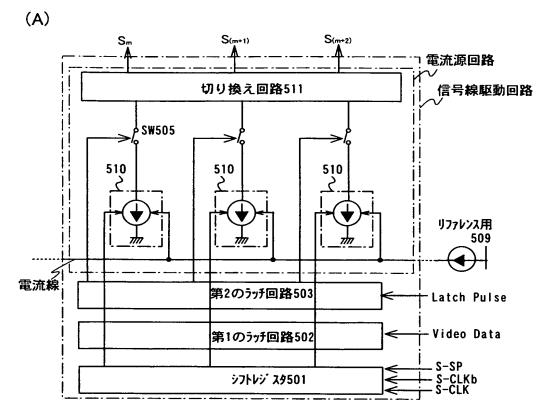
(C)

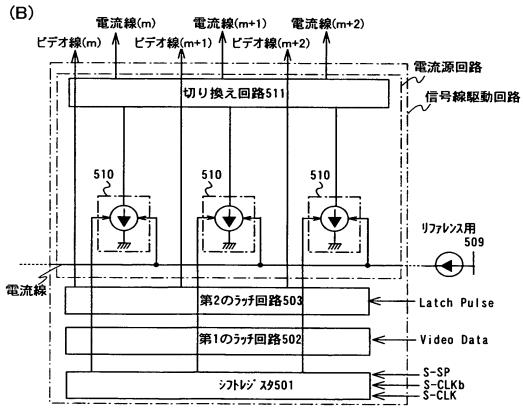




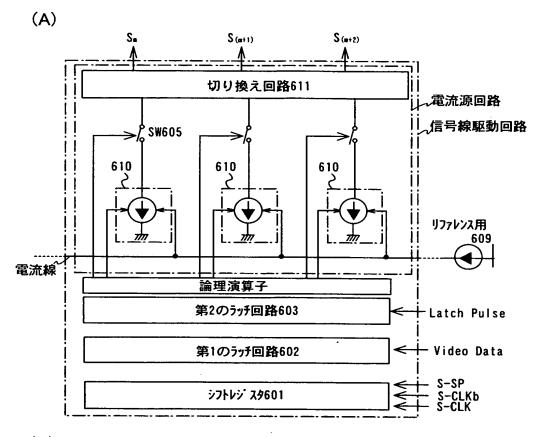


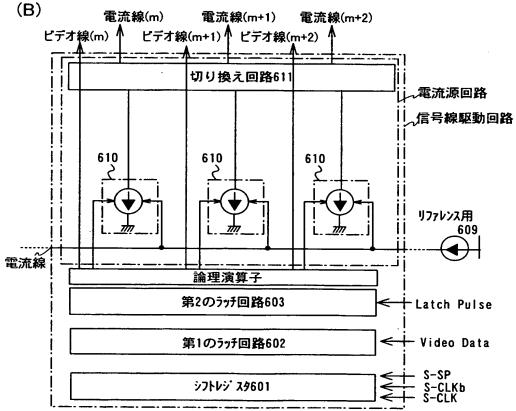
【図5】



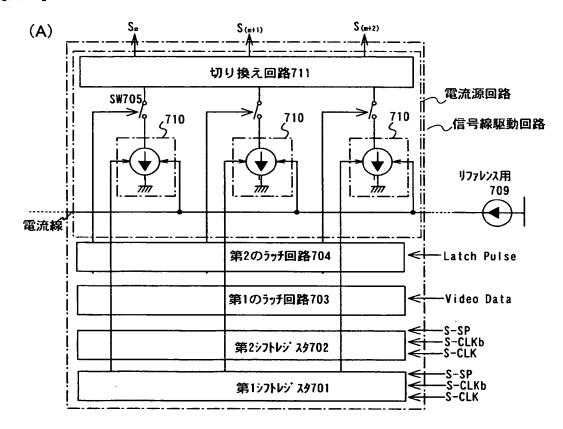


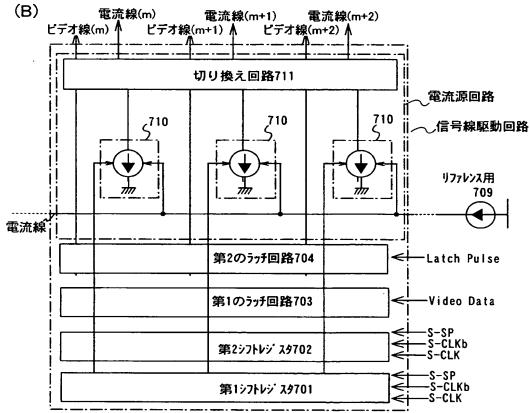
【図6】



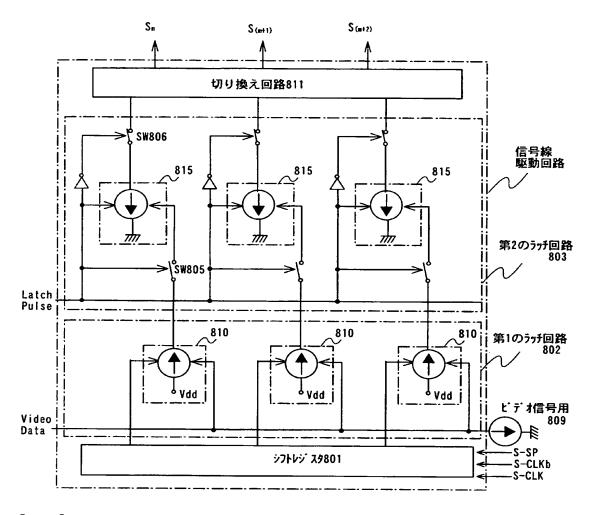


【図7】

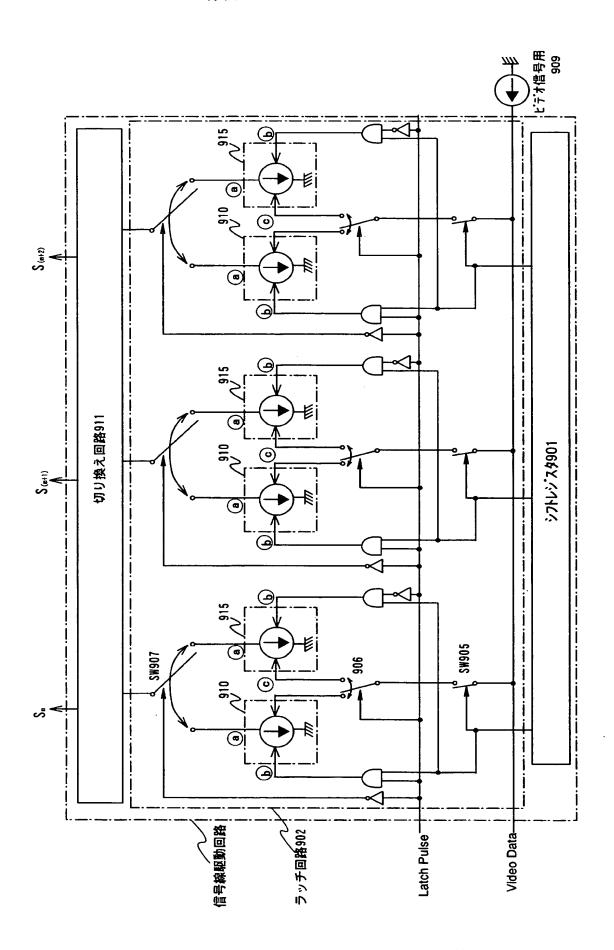




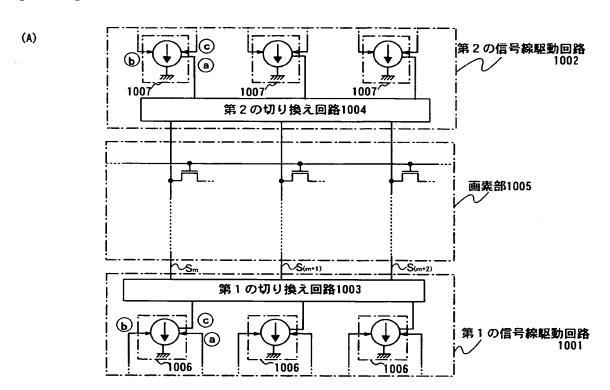
【図8】

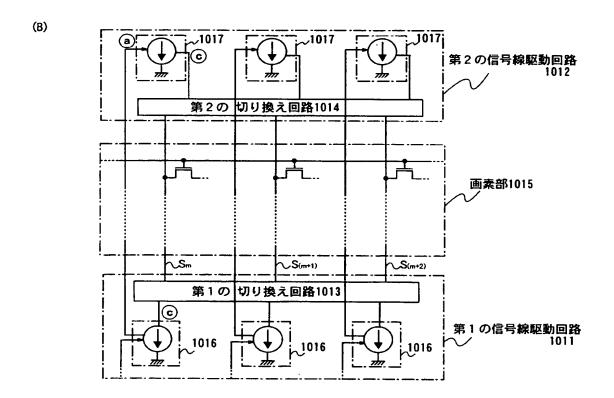


【図9】

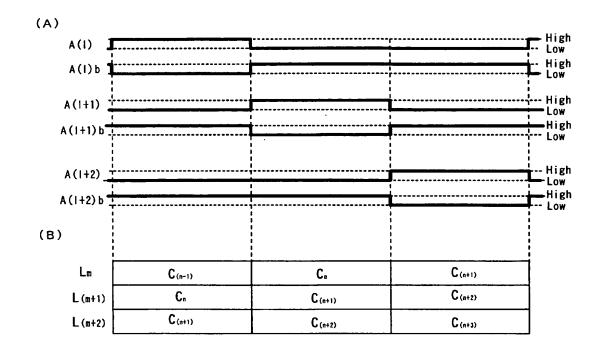


【図10】

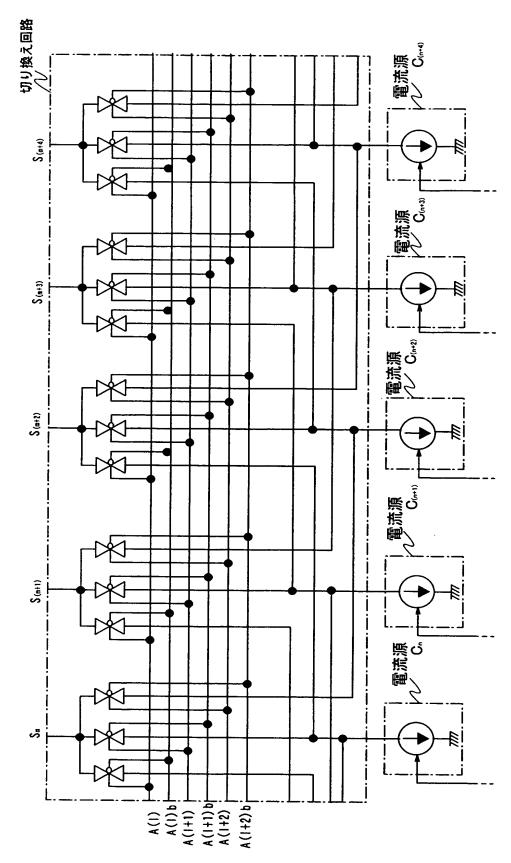




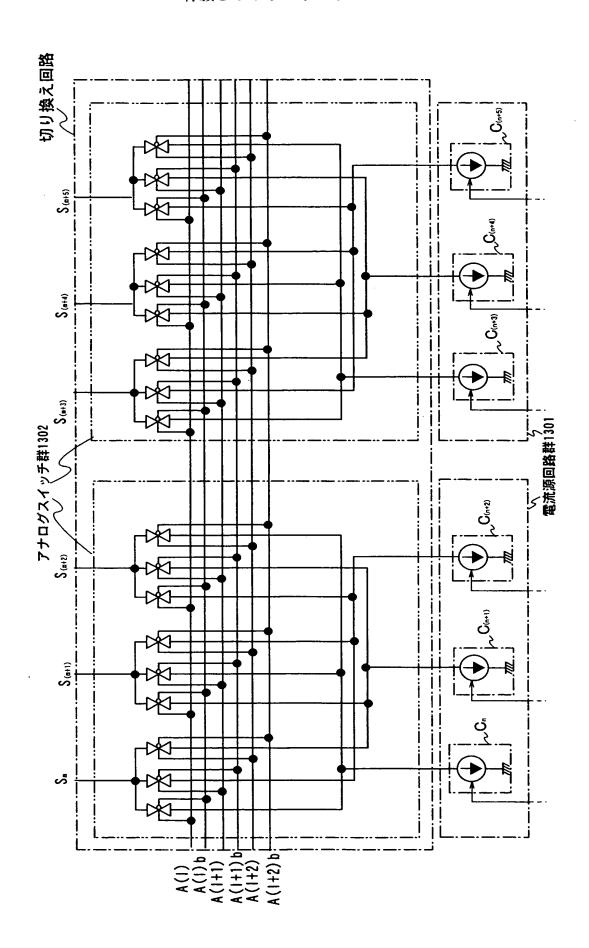
【図11】



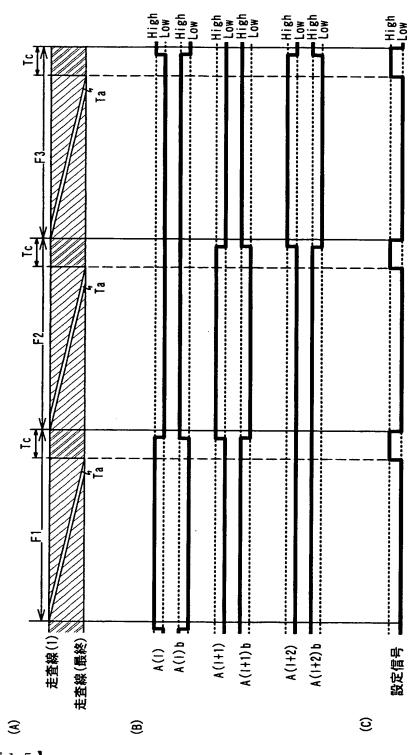
[図12]



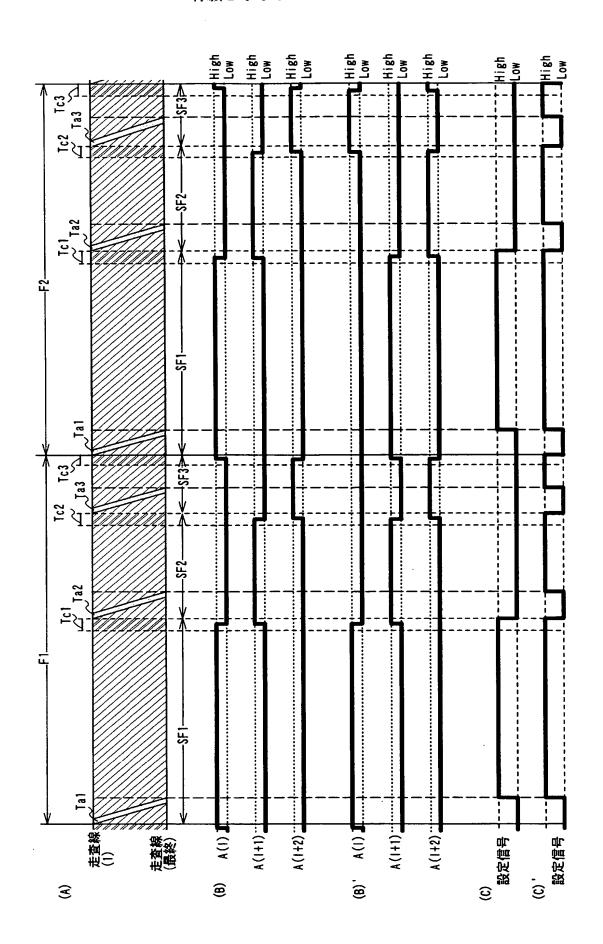
【図13】



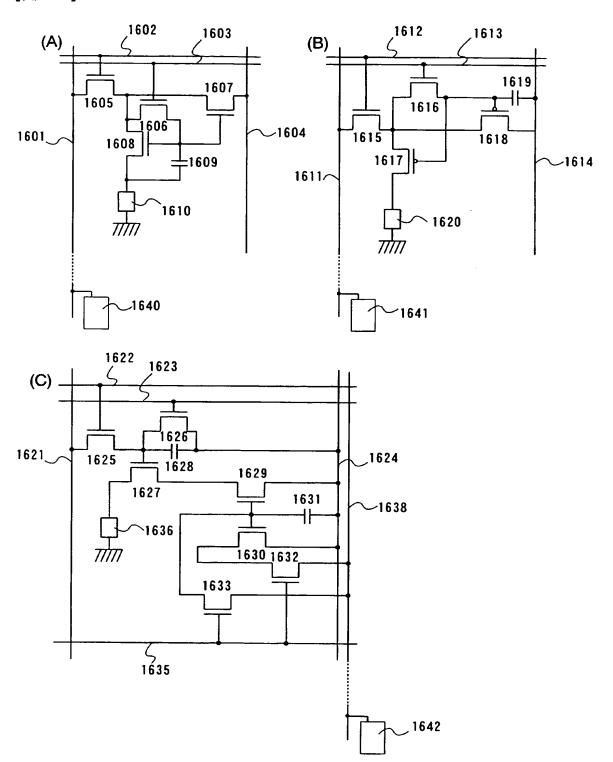




【図15】

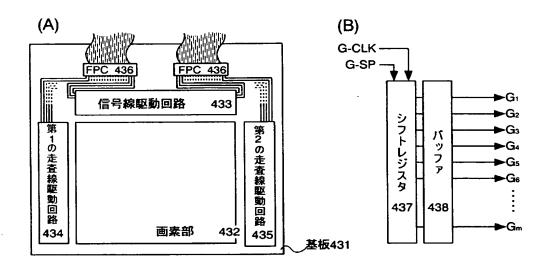




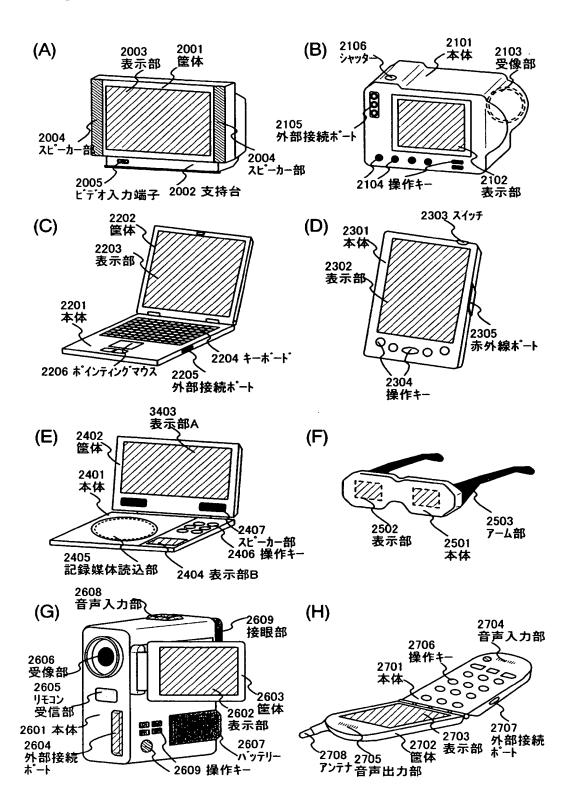




【図17】









【書類名】 要約書

【要約】

【課題】 トランジスタは、製造過程における積層された半導体膜やゲート絶縁膜の膜厚の不均一性や膜のパターニング精度等に起因して素子特性がバラツき、さらにポリシリコントランジスタは、結晶成長方向や結晶粒界における欠陥の結晶性がばらついてしまう。

【解決手段】 本発明は、各配線(出力線、具体的には信号線等)に配置された 複数の電流源を有する電流源回路から供給される信号電流の値(出力電流値)を 、リファレンス用定電流源(外部から入力)を用いて、所定の信号電流を供給す るように設定し、さらに信号電流が出力される配線と電流源との電気的な接続を ある期間(一定期間)ごとに切り換えることを特徴とする。

【選択図】 図1

出願人履歴情報

識別番号

[000153878]

1. 変更年月日 [変更理由] 住 所 氏 名 1990年 8月17日 新規登録 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所